

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

JPA 10-042111

(11) Publication number: **10042111 A**

(43) Date of publication of application: **13.02.98**

(51) Int. Cl.
H04N 1/19
G06T 1/00
H04N 1/401

(21) Application number: **08215318**

(22) Date of filing: **26.07.96**

(71) Applicant: **RICOH CO LTD**

(72) Inventor:
TAGUCHI KAZUE
HASEGAWA YUTAKA
SAKAI YOSHIHIRO
SOGA HIROSHI
IZUMIKAWA MANABU

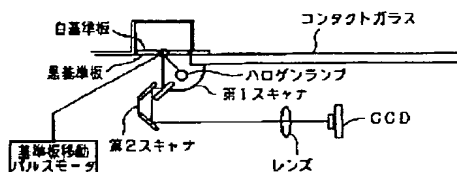
(54) **IMAGE READER**

COPYRIGHT: (C)1998,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To obtain an image reader in which linearity of image data is corrected delicately with a simple procedure.

SOLUTION: A white reference board and a black reference board are set on front and rear sides of one and the same board and the board is turned by a reference board moving pulse motor. An optical system lights up the white or black reference side of the board providing an original image and an image signal of the lighted original image is photoelectric-converted by a CCD and the photoelectric converted analog signal is converted into a digital signal by an A/D converter. Shading data for a plurality of kinds of correction are acquired from at least two kinds of reference originals and the shading data by the reference originals are used to correct the linearity of the image signal. Then a plurality of kinds of the shading data are acquired efficiently and even/ odd difference of each gradation is calculated and an output of excellent image data without even/odd difference even in the medium tone is attained.



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-42111

(43) 公開日 平成10年(1998) 2月13日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H04N 1/19			H04N 1/04	103 C
G06T 1/00			G06F 15/64	400 D
H04N 1/401			H04N 1/40	101 A

審査請求 未請求 請求項の数 5 F D (全9頁)

(21) 出願番号 特願平8-215318

(22) 出願日 平成8年(1996) 7月26日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 田口 和重

東京都大田区中馬込1丁目3番6号 株式会社リコー内

(72) 発明者 長谷川 裕

東京都大田区中馬込1丁目3番6号 株式会社リコー内

(72) 発明者 堀 良博

東京都大田区中馬込1丁目3番6号 株式会社リコー内

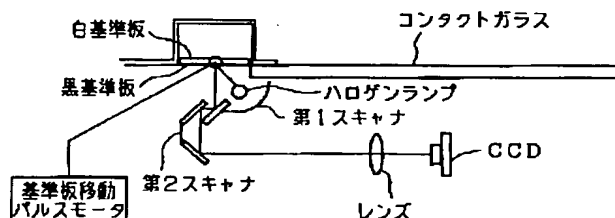
最終頁に続く

(54) 【発明の名称】 画像読取装置

(57) 【要約】

【課題】 より簡便な手順で画像データの緻密なりニアリティの補正を可能とする画像読取装置を得る。

【解決手段】 同一板の表裏の面に白基準板と黒基準板とを設定させ、この同一板を基準板移動パルスモータのより回転可動に構成する。光学系が原稿画像となる同一板の白または黒の基準板面を照明し、照明された原稿画像の画像信号をCCDが光電変換し、光電変換されたアナログ信号をA/D変換器がデジタル信号へ変換する。少なくとも2種類の基準原稿から複数種類の補正のためのシェーディングデータを取得し、この基準原稿によるシェーディングデータを用いて画像信号のリニアリティを補正する。よって、複数種類のシェーディングデータを効率よく取得し、各階調の偶奇差を算出して、中間調部においても偶奇差のない良好な画像データの出力が可能となる。



【特許請求の範囲】

【請求項1】 原稿画像を照明する光学系と、
該光学系により照明された前記原稿画像の画像信号を光
電変換する光電変換手段と、

該光電変換手段により変換されたアナログ信号をデジタル
信号へ変換するA/D変換手段と、

少なくとも2種類の基準原稿が一体的に設置され構成さ
れた同一体と、

該同一体を回転させる回転手段と、

前記基準原稿によるシェーディングデータを用いて前記
画像信号のリニアリティを補正するシェーディング補正
手段とを有し、

前記回転手段により前記同一体を回転させ複数種類の前
記補正のためのシェーディングデータを取得することを
特徴とする画像読取装置。

【請求項2】 前記同一体は同一板であり、前記基準原
稿は黒基準板と白基準板とであり、該黒基準板と白基準
板とが前記同一体の表と裏とに設置されて前記同一体が
構成されていることを特徴とする請求項1記載の画像読
取装置。

【請求項3】 前記同一体は多面体の立方体であり、該
多面体へは黒および白を含む複数種類の基準原稿が設置
されていることを特徴とする請求項1記載の画像読取装
置。

【請求項4】 前記基準原稿の少なくとも一つが、紙幣
認識のための校正用であることを特徴とする請求項3記
載の画像読取装置。

【請求項5】 前記同一体の回転は、前記光学系を搭載
したスキャナを移動し退避させることを特徴とする請求
項1から4の何れか1項に記載の画像読取装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像読取装置に関
し、特に、イメージセンサの出力信号のリニアリティ補
正を強化した画像読取装置に関する。

【0002】

【従来の技術】従来、画像読取装置は一般に、画像デー
タの黒レベルおよび白レベルの絶対値を設定し、シェー
ディング補正を行う。例えば、従来例1の特開昭62-
122376号公報によると、副走査方向に基準板を相
対的に移動して、基準データの取り込みを行う技術が開
示されている。本従来技術では、黒基準を設けることに
より、主走査にわたり奇数・偶数画素別に加算平均し、
出力差を補正することを意図している。また、従来例2
の特開平3-79161号公報では、白基準板あるいは
選択した黒基準板より、それぞれの基準データを記憶す
る技術が開示されている。

【0003】

【発明が解決しようとする課題】しかしながら、上記の
従来例1では、黒基準部で奇数・偶数の差を検出して

るため、白部や中間量部では奇数偶数画素の出力差は不
明であり、階調によっては縞模様が大きくなる場合があ
る。また、各従来例では、複数の基準画像の画像データ
の読取手順が、ハード的/ソフト的に、煩雑となる。この
ため、特に中間調の基準画像データの取得まで及ばない
のが現状である。

【0004】この中間濃度レベル（グレースケール）の
取り込みを行いCCDの偶奇差補正を行う従来例につい
て図11および図12で具体的に説明する。図11のA
/Dコンバータからシェーディングゲートアレイまでの
3ラインCCDからのR信号のデジタル処理回路を示
す。G、B信号も同様な構成となっている。

【0005】図11において、CCDからのR-EVEN
とR-ODDアナログ信号は、増幅され、A/Dコン
バータ201、202でデジタル変換し、合成（セレクト）
回路（ALS157）203により2系統の信号を
1系統に合成しシェーディングゲートアレイ204に入
力される。シェーディングゲートアレイに接続された黒
メモリ205と白メモリ206により画素毎のバラツキ
が補正される。当然のことながらODD、EVEN差も
白側および黒側で補正されるが、ODDとEVENでリ
ニアリティが異なると白側と黒側では、バラツキは補正
されるが、中間調部（図12参照）では補正することが
困難である。

【0006】一般に奇数画素用CCDシフトレジスタと
偶数画素用CCDシフトレジスタを持つ固体イメージセ
ンサは、2つのCCDシフトレジスタの微妙な特性の違
いにより出力レベルの差が生じることがある。特に3ラ
インCCDのような複数ラインもCCDシフトレジスタ
を有するセンサにおいては、レジスタ同士の干渉が避け
られないため、ODD-EVEN差（偶奇差）が問題と
なっている。ハード的およびソフト的に簡便な手法で、
多種多様の基準画像データの取得と、読み取った画像デ
ータのリニアリティの補正を可能とする技術が求められ
ている。

【0007】本発明は、より簡便な手順で画像データの
緻密なリニアリティの補正を可能とする画像読取装置を
提供することを目的とする。

【0008】

【課題を解決するための手段】かかる目的を達成するた
め、本発明の画像読取装置は、原稿画像を照明する光学
系と、この光学系により照明された原稿画像の画像信号
を光電変換する光電変換手段と、光電変換手段により変
換されたアナログ信号をデジタル信号へ変換するA/D
変換手段と、少なくとも2種類の基準原稿が一体的に設
置され構成された同一体と、この同一体を回転させる回
転手段と、基準原稿によるシェーディングデータを用い
て画像信号のリニアリティを補正するシェーディング補
正手段とを有し、回転手段により同一体を回転させ複数
種類の補正のためのシェーディングデータを取得するこ

とを特徴としている。

【0009】また、上記の同一体は同一板であり、基準原稿は黒基準板と白基準板とであり、この黒基準板と白基準板とが同一板の表と裏とに設置されて同一体が構成され、あるいは同一体を多面体の立方体とし、この多面体へは黒および白を含む複数種類の基準原稿を設置し、さらに、基準原稿の少なくとも一つを紙幣認識のための校正用とするといふ。

【0010】なお、同一体の回転は、光学系を搭載したスキャナを移動し退避させて行うといふ。

【0011】

【発明の実施の形態】次に添付図面を参照して本発明による画像読取装置の実施の形態を詳細に説明する。図1～図10を参照すると本発明の画像読取装置の一実施形態が示されている。

【0012】図1に示す主な制御機能としては、①モータ制御、②アナログ系の自動設定、③デジタル信号処理設定、④原稿検知処理、⑤本体通信、⑥プロジェクト対応等である。スキャナ部は、スキャナ制御基板1、CCD基板2、スキャナドライバ基板3の各制御基板から構成されている。以下に各基板上の機能について説明する。

【0013】スキャナ制御基板1上のワンチップマイクロコンピュータ（以降、単にマイコンとも言う）12は、ROM13に格納されたプログラムを実行し、RAM14にデータ等を書きこむことでスキャナ部の全体の制御を行っている。また、メイン制御部101とシリアル通信で接続されており、コマンドおよびデータの送受信により指令された動作を行う。さらに、メイン制御部101は、操作表示部102とシリアル通信で接続されており、ユーザからのキー入力指示により動作モード等の指示を設定することができる。

【0014】マイコン12は、中継処理しているスキャナドライバ基板3を通してI/Oであるランプレギュレータ4、原稿検知センサ7、HPセンサ9、圧板開閉センサ8、冷却ファン5および6、スキャナ開閉センサ10等に接続され、検知およびON/OFFの制御をしている。スキャナドライバ基板3は、マイコン12のポート出力によりデコードされたモータ励磁パターン出力用ROM42により、励磁パルスシーケンスを発生し、原稿走査駆動用のパルスモータ11を駆動する。また、モータドライバ部43は、ブリッドドライバとFETドライバとで構成されている。

【0015】原稿画像は、ランプレギュレータ4により駆動されたハロゲンランプ44の光量出力により光信号を、複数ミラーおよびレンズを通りCCD基板2上の3ラインCCD35に結像される。3ラインCCD35は、スキャナ制御基板1のタイミング発生用ゲートアレイ15により各駆動クロックを与えられる。アナログゲートアレイは、PMSYNC信号をカウントするFGA

TEスタートカウンタを内蔵し、マイコン12からの出力ポート信号によりカウントスタートさせ、これにより画像読取り制御信号のFGATEを発生する。

【0016】CCD基板2上の増幅器36～41には、黒レベル調整および暗電流補正を行うためのフィードバック電圧が印加されている。これは、マイコン12にバス接続されているパラレルインシリアルアウト・データ・バッファ16からのシリアルデータにより、8chのD/Aコンバータ17と12chのD/Aコンバータ18とにより駆動される。このフィードバック電圧により、増幅器出力から黒レベル1および黒レベル2のオフセット調整(DA1、DA2)されたアナログ画像データが、スキャナ制御基板1のA/Dコンバータ21～26へ入力される。

【0017】A/Dコンバータ21～26のVrefは、アナログ画像データのゲインに対応するように先程のD/Aコンバータ17、18からの電圧により調整(DA3)される。A/Dコンバータ21～26は、アナログ画像データをデジタル信号に変換し、ODDおよびEVENがセレクト27～29によりデジタル合成され、シェーディングゲートアレイ30～32へ入力される。シェーディングゲートアレイ30～32は、照明系の光量不均一やCCDの画素出力のバラツキを補正する機能を持っている。

【0018】黒基準板上でランプ点灯時に出力データを、シェーディングアレイ30～32に接続された不図示のメモリ（黒メモリ）へセットする黒補正を行い、濃度基準板（白基準板）においてランプを点灯して、シェーディングゲートアレイに接続された不図示のメモリ（白メモリ）をセットする白補正を行う。

【0019】この黒メモリ、白メモリのデータより画像読取りデータが演算処理されて、シェーディング補正後のデータが出力される。また、シェーディングゲートアレイ30～32は、シェーディング補正以外にゲート信号により1ライン分の画像データの連続した8画素の加算平均した最大値を、ODD、EVEN別に内部レジスタへ格納し、バス接続されたマイコン12からリードすることができる機能（最大値検出機能）と、シェーディング演算を実行しない画像データ出力の機能（データスルーモード）とを有している。

【0020】シェーディング補正された画像データは、ライン間補正メモリ33、34へ入力されて、3ラインCCD35のBとG、BとRのライン数の画像データを、メモリで遅延させてBRGの読取画像の位置合わせを行い、IPU100へ出力する。ライン間補正メモリ33、34の設定は、タイミングゲートアレイ15により、倍率（読取り速度）に応じて制御されている。

【0021】次に、図2～図4に示す、基準板の表と裏にそれぞれ白基準と黒基準を設けたシェーディング補正動作の取り込みについて説明する。まず、図2で黒基準

板上にてランプON状態でシェーディングゲートアレイに接続された黒メモリへ黒データを取り込む。次に、図3で示すようにスキャナを移動し、基準板が回転しても当たらない位置まで退避させる。その後、基準板移動パルスモータで基準板を反転させ、読取り面側が白基準側になるようにパルスを印加する。最後に図4で示すように白基準板上にてランプON状態で白メモリへ白データを取り込む動作を行う。

【0022】次に図5～図7で示す、基準板を4角柱にし、それぞれの面を白基準、黒基準、チャート1、チャート2を設けた、シェーディング補正動作の取り込みについて説明する。チャート1とチャート2は白から黒への各々の異なる中間濃度レベルに設定してある。先ず、図5で黒基準板上にてランプON状態でシェーディングゲートアレイに接続された黒メモリへ黒データを取り込む。

【0023】次に、図6で示すようにスキャナを移動し、基準角柱が回転しても当たらない位置まで退避させる。その後、基準板移動パルスモータで基準角柱を矢印方向に回転させ、読取り面側が白基準側になるようにパルスを印加する。図7で示すように白基準板上にてランプON状態で白メモリへ白データを取り込む動作を行う。同様に、チャート1とチャート2について、中間濃度レベルの取り込みを行う。

【0024】この中間濃度レベル（グレースケール）の取り込みを行いCCDの偶奇差補正を行う実施例について図8で具体的に説明する。図8のA/Dコンバータからシェーディングゲートアレイまでの3ラインCCDからのR信号のデジタル処理回路を示す。G、B信号も同様な構成となっている。

【0025】従来例で説明した通り、一般に奇数画素用CCDシフトレジスタと偶数画素用CCDシフトレジスタを持つ固体イメージセンサは、2つのCCDシフトレジスタの微妙な特性の違いにより出力レベルの差が生じることがある。特に3ラインCCDのような複数ラインのCCDシフトレジスタを有するセンサにおいては、レジスタ同士の干渉が避けられない。本実施形態は、これを解決すべく図8に示す通り、A/Dコンバータ201、202から合成（セレクト）回路203の間に偶奇差補正回路208を挿入し、シェーディングゲートアレイ204の前述した機能以外に白メモリと黒メモリに保持している内容を接続しているマイコン207により、リード、ライトする機能を使用して、各画素毎のパラツキを読み取ることができる。

【0026】マイコン207は、例えば、デジタル画像前処理LSI（MB87808A）を用いる。このデジタル画像前処理LSI（MB87808A）は、CCDラインイメージセンサの出力信号に対して、シェーディング歪みを補正するための専用の画像前処理LSIである。基準角柱を回転させて白メモリ206へ読み込

みをシェーディングゲートアレイ204を介してマイコン207から読出し、マイコンにより基準チャート毎のODD-EVEN差を求めて偶奇差補正回路のRAM211、212へデータをルックアップガンマテーブルとして書込を行う。

【0027】マイコン207と偶奇差補正回路のRAM211、212のアドレスバスの接続は、209、210のセレクト回路で行われる。この接続関係の具体例として、詳細を図示しないが、ALS244の2段によりアドレスバスの接続とALS241とで、画像読取時のγテーブル切換をマイコンの出力ポート切換により実現する。これらの切換はCE端子によりアクティブすることにより実現する。なお、RAM211、212は、バッテリバックアップされているので電源OFFしてもデータは記憶されている。また、データバスは213、214のセレクト回路で行っている。この接続関係は、詳細不図示のALS245とALS244とで、データバスのRAMへの接続と合成回路203との接続の切換をCE信号によって実行する。RAMへの書込が行われない時はRAM211、212のデータは合成回路へ接続する。

【0028】この補正動作は、装置の電源ON後に補正フラグがセットされ、偶奇補正動作として実行する。図9に偶奇補正動作のフローチャートを示す。但し、電源ON後の初期設定実行時に偶奇補正回路のRAM11、12に同じリニア補正データが設定されているとして説明する。図9のフローチャートを説明する。偶奇補正動作を電源ON毎に毎回行うかどうか切換できるようになっている。これは、ディップSWやSPモードの入力による補正フラグのセット/リセットにより切換できる。フローチャートにおいて補正フラグがセットされているかを判断し（S11）、セットされていなければRETし（S27）、処理を終了する。

【0029】セットされているとスキャナを基準板上から退避し停止させる（S12、S13）。露光ランプ電圧の設定後にランプONし（S14、S14、S15、S16）、ランプの立ち上がり時間（600msec）が経過した後に（S18/Yes）、シェーディングゲートアレイへ白メモリのセットを行う（S19）。白メモリセットでは基準板上の信号を16回読取り、平均化して白メモリへセットする（S20）。その後、シェーディングゲートアレイに白メモリテストモードを設定する（S21）。

【0030】白メモリテストモードは、白メモリをマイコンからレジスタを通してリード・ライトすることができる機能である。これにより、メモリリード動作と偶数、奇数画素毎にある範囲において平均化処理しマイコンのワーキングRAMへストアする（S22）。その後、白メモリテストモードリセットし（S23）、設定回数nをインクリメントし（S24）、グレー読取りと

比較して (S 2 5)、それ以下ならば基準移動モータの移動パルス数をセットする (S 2 6)。

【 0 0 3 1 】 セットされる前述した同様な動作を繰り返す (S 1 1 以降)。この繰り返しをグレー読取り数 (図 5 ~ 図 7 のチャート 1、チャート 2 参照) を実行すると、偶奇算出データをもとに γ 補正テーブルをセットして処理を終了する。 γ 補正テーブルのセットは 8 ビットの読取りであるならば、2 5 6 階調となるが、基準板移動ステップ数によりグレー読取数を読取分解能分とすることは困難なので、代表値を数段 (本実施例ではグレー 2 10 段) とり、この偶奇差データより補間処理で読取分解能分のテーブルデータを算出し、RAM テーブル 1 1、1 2 にセットする。本フローチャートでは説明簡略化のためスキャナ移動しながら白メモリセット (白メモリ取り込み) 動作は省略した。

【 0 0 3 2 】 このようにして、基準板を回転してグレー読取りを行うことで各階調の偶奇差を算出して RAM テーブルのルックアップテーブル値をセットすることにより中間調部においても偶奇差のない良好な画像出力ができる。このグレースケールによる補正の他の利用法としては、中間調レベルの白データや黒データをシェーディングゲートアレイの白メモリと黒メモリに取り込むことで、原稿画像データの濃度に応じたダイナミックレンジを確保することができる。このため、A/D コンバータの分解能を高くすることなく良好な画像を出力することができる。

【 0 0 3 3 】 本実施例では、基準角柱を 4 角柱で説明したが 6、8、1 2 角等の多角柱にすることにより、偶奇差補正の精度をさらに向上させることができる。また、チャート 1、2 等に設置するものはグレースケールチャート以外にカラーパッチや細線パターン等を設置することにより、後段での画像処理での様々な補正が可能となる。

【 0 0 3 4 】 さらに、図 1 0 は上記実施形態の応用例を示す図である。CCD で読み取る以外のセンサ、例えば、紙幣認識センサの校正用板を取付けることもできる。その他には全反射センサ等の校正用として使用できる。

【 0 0 3 5 】

【 発明の効果 】 以上の説明より明かなように、本発明の 40 画像読取装置は、少なくとも 2 種類の基準原稿が一体的に設置され構成された同一体を回転させ、複数種類の補正のためのシェーディングデータを取得し、この基準原稿によるシェーディングデータを用いて画像信号のリニアリティを補正する。よって、同一体に複数種類の基準原稿を装備させて複数種類のシェーディングデータを効率よく取得し、各階調の偶奇差を算出して、中間調部においても偶奇差のない良好な画像データの出力が可能となる。さらに、中間調レベルの白データや黒データをシェーディングゲートアレイの白メモリと黒メモリに取り 50

込むことで、原稿画像データの濃度に応じたダイナミックレンジを確保することができる。このため、A/D コンバータの分解能と高くすることなく良好な画像を出力することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の画像読取装置の実施形態を示す構成ブロック図である。

【 図 2 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 3 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 4 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 5 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 6 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 7 】 基準画像と光学系の関係を示す概念的な構成図である。

【 図 8 】 偶奇差補正処理部およびその周辺部の回路構成例を示すブロック図である。

【 図 9 】 動作例を示すフローチャートである。

【 図 1 0 】 基準画像と光学系の応用例を説明するための図である。

【 図 1 1 】 従来の偶奇差補正処理部の回路構成例を示すブロック図である。

【 図 1 2 】 従来の偶奇差補正処理回路の特性図である。

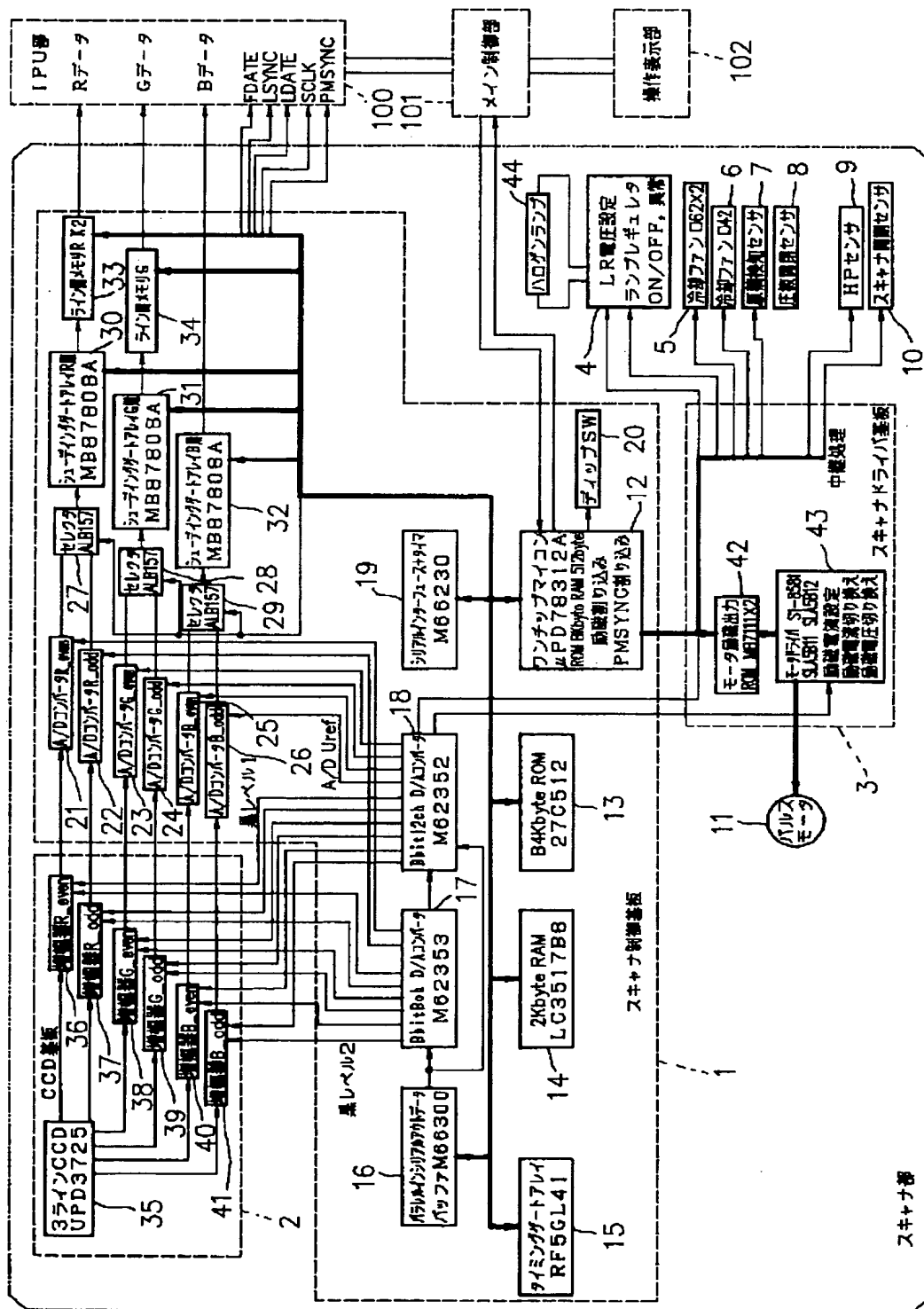
【 符号の説明 】

- 1 スキャナ制御基板
- 2 CCD 基板
- 3 スキャナドライバ基板
- 4 ランプレギュレータ
- 5、6 冷却ファン
- 7 原稿検知センサ
- 8 圧板開閉センサ
- 9 HP センサ
- 1 0 スキャナ開閉センサ
- 1 1 パルスモータ
- 1 2 ワンチップマイクロコンピュータ (マイコン)
- 1 3 ROM
- 1 4 RAM
- 1 5 タイミング発生用ゲートアレイ
- 1 6 パラレルインシリアルアウト・データ・バッファ
- 1 7、1 8 D/A コンバータ
- 2 1 ~ 2 6 A/D コンバータ
- 3 5 3 ライン CCD
- 3 6 ~ 4 1 増幅器
- 4 2 モータ励磁パターン出力用 ROM
- 4 3 モータドライバ部
- 4 4 ハロゲンランプ

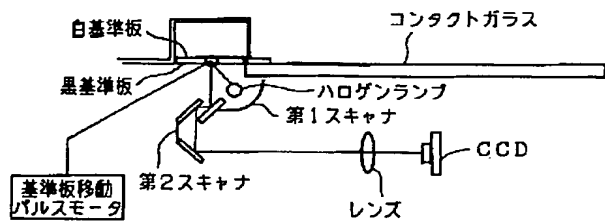
101 メイン制御部

102 操作表示部

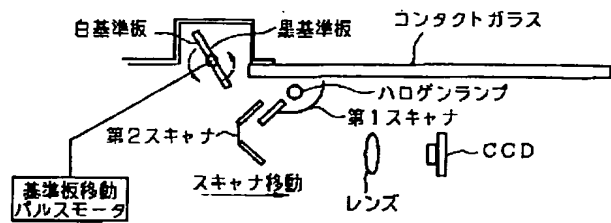
【図1】



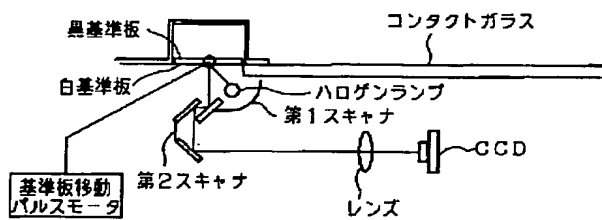
【図2】



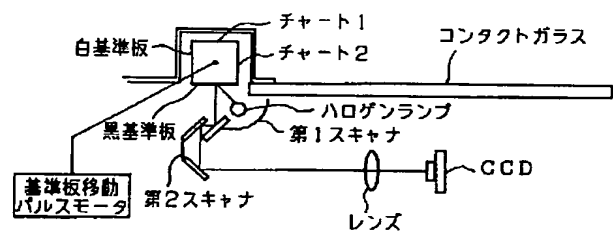
【図3】



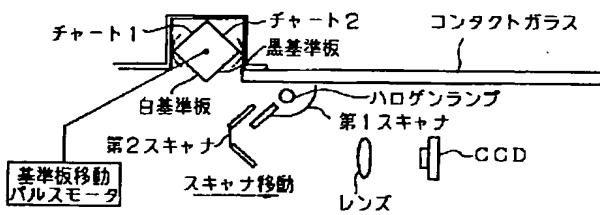
【図4】



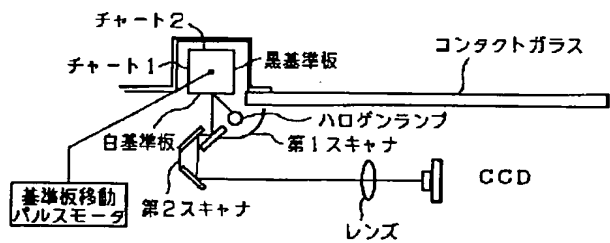
【図5】



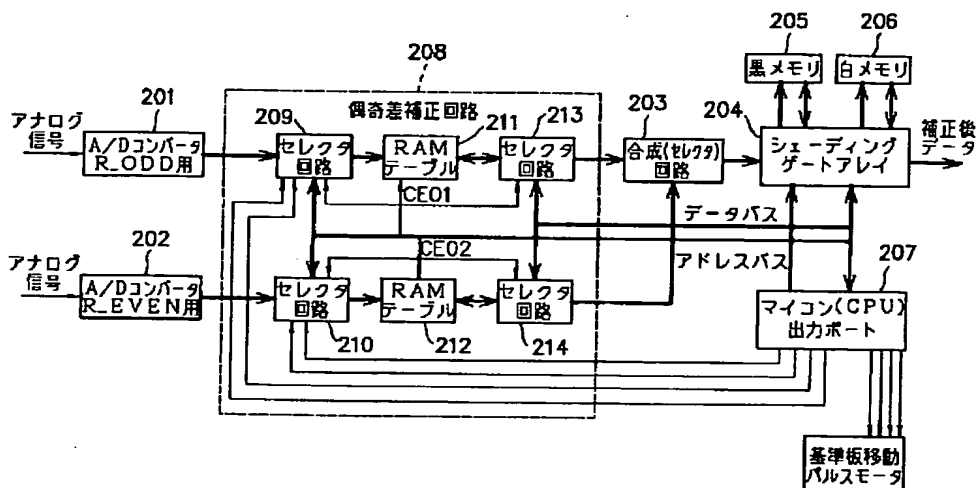
【図6】



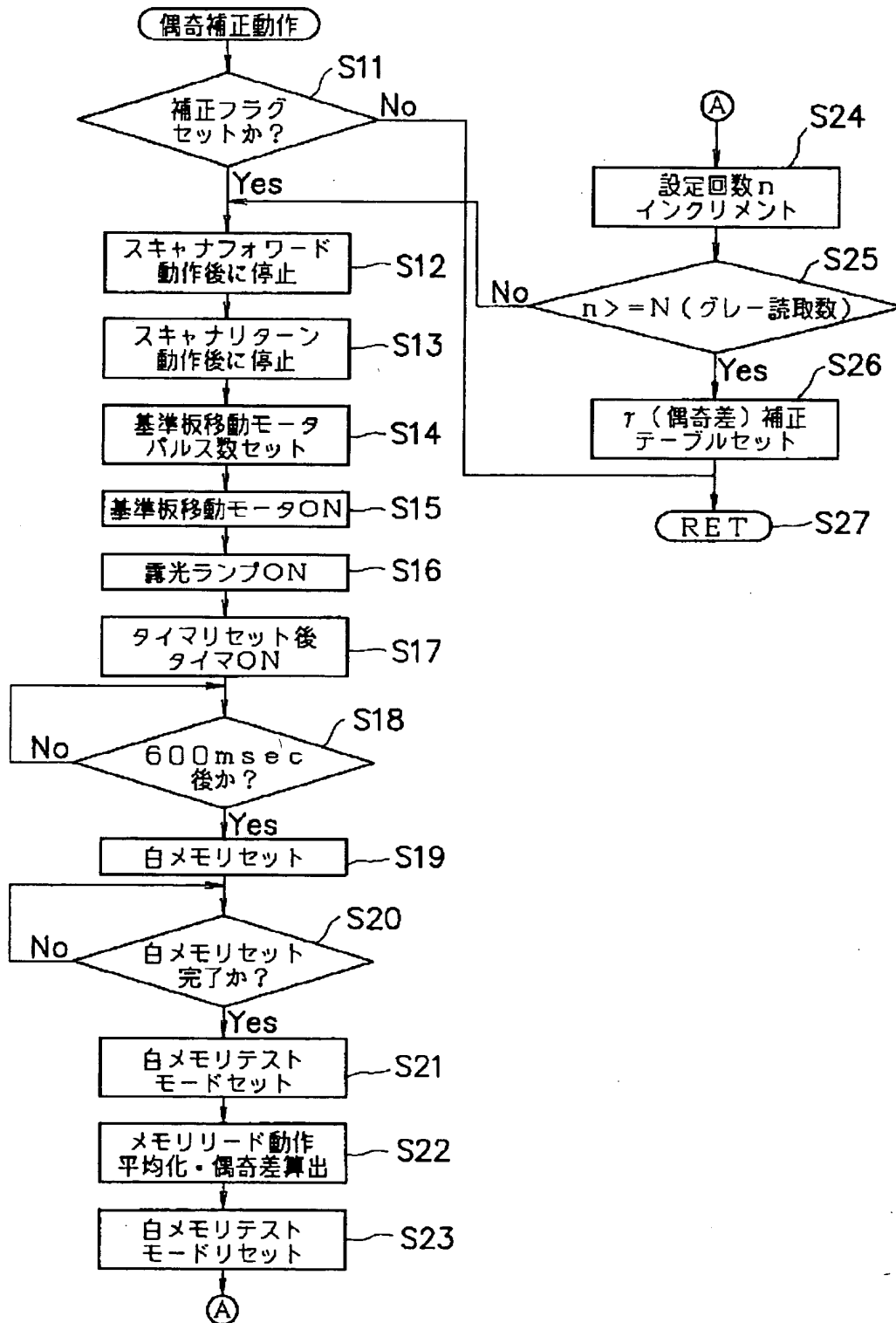
【図7】



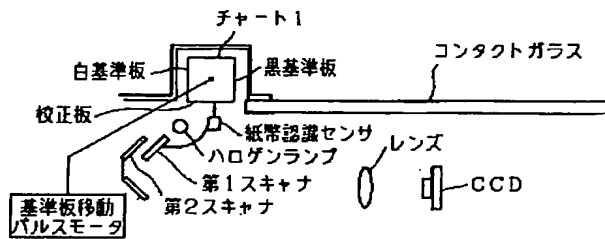
【図8】



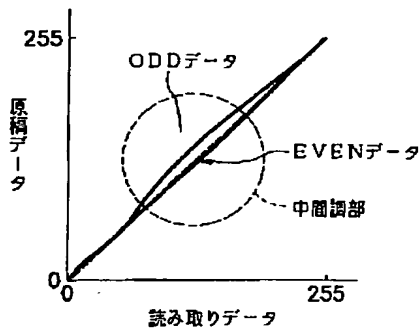
【図9】



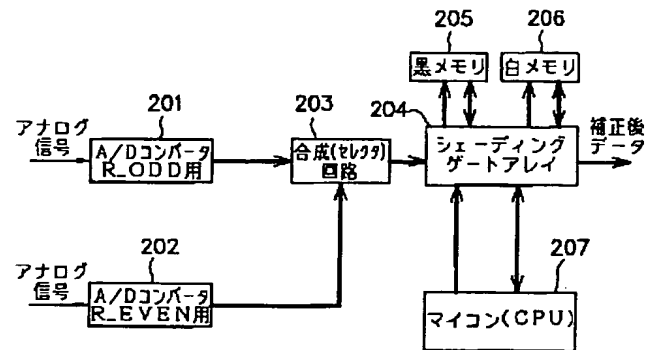
【図 10】



【図 12】



【図 11】



フロントページの続き

(72)発明者 曾我 浩史
東京都大田区中馬込1丁目3番6号 株式
会社リコー内

(72)発明者 泉川 学
東京都大田区中馬込1丁目3番6号 株式
会社リコー内

THIS PAGE BLANK (USPTO)